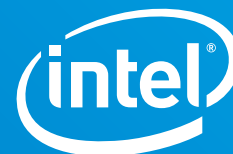


ソリューション概要

データセンター、クラウド・コンピューティング、NFV ネットワーキング
FPGA ベースのアクセラレーション



Arrive Technologies がインテル® FPGA プログラマブル・アクセラレーション・カード N3000 で IPsec のアクセラレーションを実現



概要

Arrive が提供する FPGA ベースの IP セキュリティー (IPsec) ソリューションは、Security Association (SA) 数 100 万の超高密度で IPsec をサポートする暗号化処理にて、最大 100 Gbps のワイヤースピードを提供します。また、インテル® FPGA PAC N3000 (インテル® FPGA プログラマブル・アクセラレーション・カード N3000) に最適化されているため、柔軟性に加え、消費電力と性能面でのアドバンテージも提供します。

はじめに

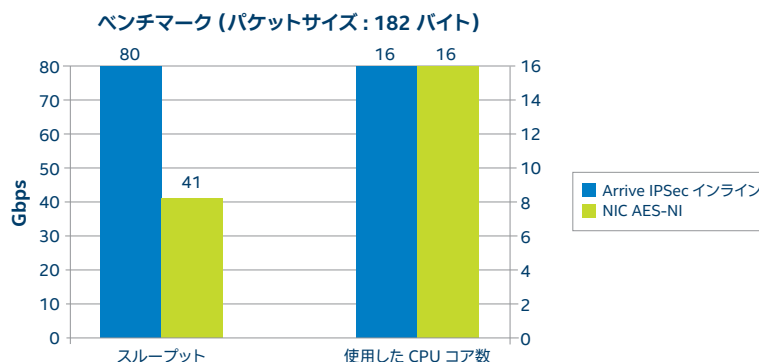
Arrive の IPsec Acceleration IP Core は、ネットワーク機能仮想化 (NFV) やクラウド・コンピューティングのアプリケーションを対象とするソリューションです。これを用いることで、5G IPsec のセキュリティ要件を満たし、業界最高レベルのスループットと低レイテンシーの IPsec を単一サーバーで実現し、CPU と RAM の使用率を向上できるようになります。25GbE x4 または 10GbE x8 に対応する完全なネットワーク・インターフェイス・カード (NIC) 機能をインテル® FPGA PAC N3000 に提供する Arrive の IPsec は、SR-IOV、Virtual Ethernet Bridging (VEB/VEPA) など、さまざまな仮想化テクノロジーもサポートしています。

ビジネス課題

ミッション・クリティカルなデータをクラウドにゆだねる企業が増える中で、ネットワーク・データの安全な暗号化を提供し、データセンター全体でスループットを高めることは不可欠です。

ソリューション

Arrive が提供する FPGA ベースの IPsec Acceleration IP Core は、インテル® FPGA PAC N3000 に最適化され、高スループットの IPsec 暗号化を実現しながら、データ伝送のセキュリティを確保するとともにデータセンターのネットワーク・トラフィック・スループットを高めます。



著者

John Schell
Arrive Technologies, Inc.
CFO

図 1. ベンチマーク

注: ベンチマークは、インテル® Xeon® プロセッサー E5-2679 v4 (2.50 GHz)、CPU コア数 20 のサーバー、256 GB RAM、インテル® FPGA PAC N3000 を使用して Arrive Technologies が実施。NIC (AES-NI ベンチマーク用) はインテル製の XL710 を 2 つ使用。

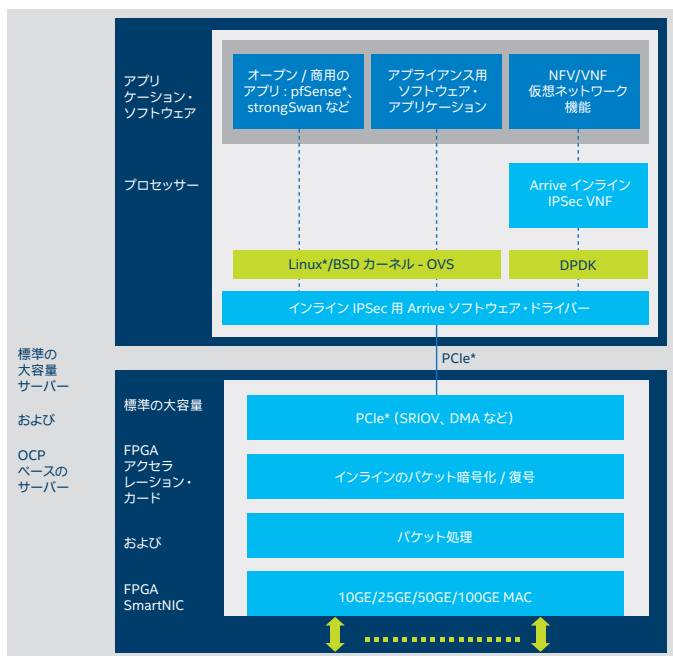


図 2. IPsec Acceleration IP Core のブロック図

主要機能

- IPsec Acceleration IP Core は、インテル® FPGA PAC N3000 で最大 100 Gbps のアクセラレーションを提供し、動的なワークロードをサポート
- イーサネット・インターフェイス : 25GbE x4 または 10GbE x8
- ホスト・インターフェイス : 2 レーンの PCI Express* (PCIe*) Gen3 x8
- 最大 100 Gbps、双方向インラインまたはルックアサイドの IPsec アクセラレーション (トラフィック暗号化 / 復号および認証用)
- 複数の暗号モードに対応 : AES-GCM (128/192/256)、AES-CBC (128/192/256)、SHA-1/2 など
- 最大 100K の同時フロー (拡張 DDR4 SDRAM を使用)
- 仮想化テクノロジー : 複数 VM 稼働の SR-IOV、VEB
- 対応オペレーティング・システム (OS) : Linux*、Red Hat* Enterprise Linux* OS
- NFV ソフトウェア・ソリューション : データプレーン開発キット (DPDK)、Open vSwitch* (OVS*)、ベクトルパケット処理 (VPP)、FD.io と互換

アプリケーション

- SmartNIC
- 仮想プライベート・クラウド (VPC)
- NFV
- 仮想プライベート・ネットワーク (VPN) サーバー

まとめ

Arrive が提供する FPGA ベースの IPsec Acceleration IP Core は、最高レベルの IPsec スループットを実現して、データセンターに流れる暗号化されたネットワーク・トラフィックを高速化します。インテル® FPGA PAC N3000 は、ネットワーク・トラフィックのアクセラレーションを目的に設計されており、ネットワークのニーズを的確に満たすようカスタマイズできます。

詳細情報

詳細については、<https://www.arrivetechologies.com/> (英語) を参照してください。

インテル® FPGA PAC N3000 の詳細については、<https://www.intel.co.jp/pac-n3000/> を参照してください。

販売に関する詳細は、インテルの営業担当者にお問い合わせください。



性能に関するテストに使用されるソフトウェアとワークロードは、性能がインテル® マイクロプロセッサ用に最適化されていることがあります。

SYSmark* や MobileMark* などの性能テストは、特定のコンピューター・システム、コンポーネント、ソフトウェア、操作、機能に基づいて行ったものです。結果はこれらの要因によって異なります。製品の購入を検討される場合は、他の製品と組み合わせた場合の本製品の性能など、ほかの情報や性能テストも参考にして、パフォーマンスを総合的に評価することをお勧めします。詳細については、<http://www.intel.com/benchmarks/> (英語) を参照してください。

性能の結果は 2019 年 8 月時点のテストに基づいており、公開されているすべてのセキュリティ・アップデートが適用されているとは限りません。詳細については、公開されている構成情報を参照してください。絶対的なセキュリティを提供できる製品またはコンポーネントはありません。インテルはサードパーティーのデータについて管理や監査を行っていません。本資料の内容をレビューし、ほかの情報も参考にして、参照しているデータが正確かどうかを確認してください。

Intel、インテル、Intel ロゴ、Xeon は、アメリカ合衆国および / またはその他の国における Intel Corporation またはその子会社の商標です。

* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

©2019 Intel Corporation. 無断での引用、転載を禁じます。

SS-1113-1.0/JP